2023 IEEE CICC Review

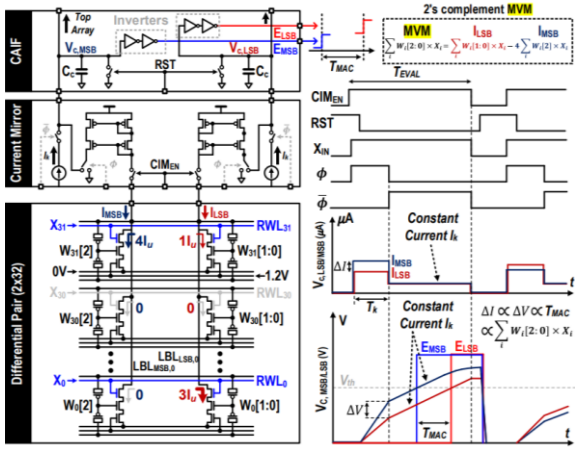
IEEE Custom Integrated Circuits Conference

KAIST 전기및전자공학부 박사과정 임규완

Session 6 Architectures for Advancing Computing

"Architectures for Advancing Computing" 이라는 주제로 만들어진 이번 CICC의 6번 session에서는 총 5편의 논문이 발표되었다. 5개의 논문 중 3개는 compute-in-memory(CIM) 를 위한 다양한 computing 및 readout circuit을 다룬 논문이고, 1개의 논문은 quantum computing을 위한 Cryo-CMOS RX, 다른 1개는 ML-based object detection을 구현한 dToF LIDAR system에 관한 논문이다. 이번 review에서는 CIM에 관한 논문을 자세히 살펴보도록 하겠다.

6-1



[그림 1] 논문에서 제안하는 eflash memory 구조 및 computing & readout circuit

6-1번 논문은 특별한 공정을 필요로 하는 MRAM or RRAM 등과 같은 memory 대신 flash memory 공정을 이용하고, MSB에 single-level cell (SLC), MSB를 제외한 다른 bit에 multi-level cell (MLC) flash memory를 이용하여 computation density를 높이는 동시에 MSB에 signal margin을 확보하여 computation accuracy를 높였다. 또한, 에너지 효율적인

SAR TDC를 이용하여 memory programming과 computing & readout을 동시에 수행하며, analog comparator를 inverter로 대체하여 에너지 소모와 면적을 감소시켰다. 본 논문은 333 TOPS/W energy efficiency와 186.2 GOPS 출력을 낸다.

[그림 1]은 본 논문에서 제안하는 eflash memory 구조 및 computing circuit의 구조이다. 그림의 왼쪽 아래에 data를 저장하는 differential flash memory cell이 설명되어 있다. 왼쪽의 cell은 SLC로 MSB를 저장하고, 오른쪽의 cell은 MLC로 LSB를 저장한다.

이를 computing 및 readout할 시에는, 각 cell의 floating gate에 저장된 charge의 양을 mosfet을 통해 전류로 변환시켜 준다. 이 때, MSB cell의 V-to-I conversion ratio는 LSB cell의 4배로 하여, bit의 weight를 반영하여 준다. 여기서, vector matrix multiplication을 수행하기 위하여 [그림 1]의 RWL은 Xi matrix의 data에 따라 켜지게 되는 line은 모두 동시에 켜지게 된다. RWL이 켜져서 전류로 변환된 각 cell의 MSB data와 LSB data는 current domain에서 더해지게 된다. RWL을 선택하는 과정을 통해 multiplication을, current summation을 통해 summation을 수행하게 되는 것이다.

이후, summation 된 각 전류는 current mirror을 통해 짧은 시간동안 각 current mirror의 출력에 연결된 Cc에 integrate 된다. 이 때 integration 된 전압 값은 Cc에 연결된 inverter의 Vth를 넘지 않을 정도로 작은 값이 되도록 integration 시간을 정해 준다. 이후, 각 Cc에 정해진 값을 가지는 constant current를 흘려 줌으로써 앞서 integration으로 인해 발생한 Cc간의 전압 차이를 유지해 주면서 Cc 전압을 서서히 상승시켜 MSB 및 LSB Cc에 연결된 inverter가 switching 하는 시간의 차이를 만들어 낸다.

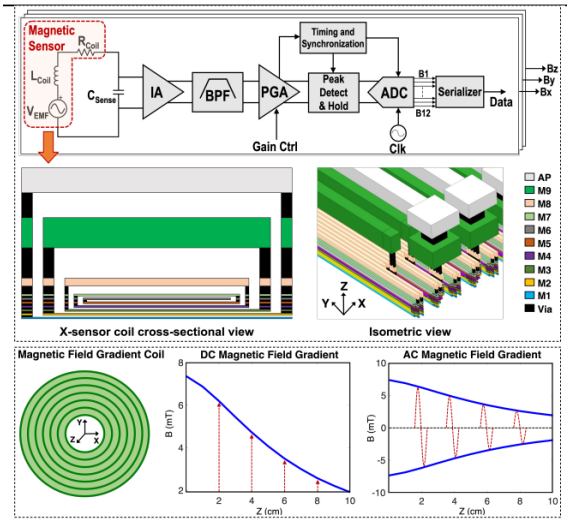
이 시간의 차이는 T_{MAC}으로 표시되어 있으며, 이는 Xi matrix에 따라 선택된 cell에서 흘러나온 MSB current의 합과 LSB current의 합의 차이에 비례하는 값이다. 결국, 이 시간 값은 Xi matrix와 data matrix의 vector matrix multiplication을 analog domain에서 수행한 값이 되고, 이는 [그림 1]의 오른쪽 위에 수식으로도 설명되어 있다.

본 논문은 채널 당 삽입되어야 하는 readout IC를 기존의 SAR ADC 구조에서 TDC 구조로 변경하고, 이에 맞게 eflash memory의 구조를 잘 변경하여 면적 및 에너지 측면에서 효율성을 높였다는 장점이 있다. 하지만, 검증 측면에서 comparator 대신 사용된 inverter의 Vth의 variation만 검증되어 있다는 점이 아쉬운 측면이다. Inverter 외에도 각 memory에 삽입되는 V-to-I conversion을 담당하는 mosfet이나 current mirror, constant current source 등의 accuracy 및 mismatch 등이 전체 성능에 큰 영향을 미칠 것으로 판단된다.

Session 23 Advances in Low-power, High-performance Sensor Interfaces

"Advances in Low-power, High-performance Sensor Interfaces" 이라는 주제로 만들어진 이번 CICC의 23번 session에서는 총 8편의 논문이 발표되었다. 8개의 논문은 biomedical sensing 및 stimulus 등을 위한 논문부터 magnetic sensor 등 다양한 sensing system에 관한 논문이 발표되었다. 이번 리뷰에서는 magnetic sensor에 관한 논문을 살펴보겠다.

23-2

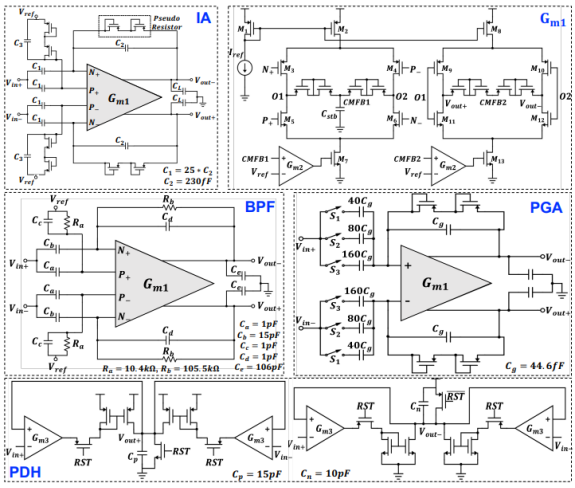


[그림 2] 논문에서 제안하는 system 구조 및 sensing을 위한 coil 구조

23-2 번 논문은 magnetic sensor 을 통해 catheter 의 3D tracking 을 구현하는 system 을 제안하였다. 이전에 제안되었던 Hall sensor 을 이용한 system 과 다르게 본 논문은 chip 내부에 sensing 을 담당하는 coil 까지 모두 집적하여 매우 compact 한 system 을 구현하였다. Hall sensor 을 이용한 system 은 전력 소모가 높고, sensor 을 chip 과 별도로 사용하여야 하기 때문에 compact 하지 못하다는 단점이 존재한다.

[그림 2]는 논문에서 제안하는 system 구조 및 sensor 의 역할을 담당하는 magnetic coil 을 설명한다. Magnetic flux 를 sensing 하기 위해서는 X, Y, Z 축 방향의 chip 의 Z 축 방향 coil 은 chip 의 면적을 크게 하고, 일반적으로 사용하는 spiral inductor 구조를 사용하면 구현 가능하지만, chip 의 X 및 Y 축 방향 coil 은 chip 의 제한된 높이 때문에 크게 구현하기가 어렵다. 이러한 제한사항 때문에 본 논문에서는 via 및 metal 로 구성된 여러 층의 coil 을 겹쳐서 생성하고, 이를 수평 방향으로 여러 개 만드는 방법을 통해

최대한 큰 coil 을 생성하였다. 하지만 via 등의 resistance 가 metal 에 비해 크기 때문에, X 및 Y 축 방향의 sensing noise floor 은 Z 축 방향보다 제한되어 있다.



[그림 3] 논문에서 제안하는 회로 구조

본 논문은 비슷한 구조의 IA 및 BPF, PGA를 사용하고 passive components의 조절을 통해 각각의 역할을 세분화하였다. 먼저 IA는 X 및 Y축 방향 sensor의 높은 noise floor 및 낮은 signal strength 때문에 높은 gm 및 낮은 noise를 가지는 방향으로 설계를 하였고, 높은 resistance를 가지는 pseudoresistor을 사용하여 high-pass cutoff frequency를 최대한 낮추었다. 이후 BPF 및 PGA는 동일한 구조를 차용하였으며, PGA는 capacitor의 조절을 통해 3-bit gain control이 가능하도록 하였다. 또한, envelope detector과 비슷한 구조를 지니는 peak-detection and hold (PDH) 회로를 사용하여 사인파 입력 signal의 peak 크기만 추출해 내도록 하였다. 추출된 peak voltage는 12-bit SAR ADC로 전달되어 readout 된다.

본 논문은 처음으로 칩 안에 coil을 집적한 sensor라는 점에서 큰 의미가 있다. 측정 결과도 다양하게 제시하여 칩의 신뢰성을 높였다. 다만, 전반적인 system의 구조에 novelty가 부족하고, 사용된 circuit들이 매우 일반적이라는 단점이 존재한다.

저자정보

명예기자 임규완

- 소　　속 : KAIST 전기및전자공학과 박사과정
- 연구분야 : Display Driver IC, Readout IC
- 이 메 일 : limkw@kaist.ac.kr
- 홈페이지 : https://ICdesignlab.net